

(19) RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

(11) N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 783 969

(21) N° d'enregistrement national :

98 12072

(51) Int Cl⁷ : H 01 L 21/50, H 01 L 27/146, 25/16

(12)

DEMANDE DE BREVET D'INVENTION

A1

(22) Date de dépôt : 28.09.98.

(30) Priorité :

(43) Date de mise à la disposition du public de la
demande : 31.03.00 Bulletin 00/13.

(56) Liste des documents cités dans le rapport de
recherche préliminaire : Se reporter à la fin du
présent fascicule

(60) Références à d'autres documents nationaux
apparentés :

(71) Demandeur(s) : COMMISSARIAT A L'ENERGIE ATOMIQUE Etablissement de caractère scientifique technique et industriel — FR.

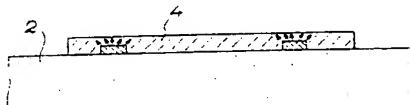
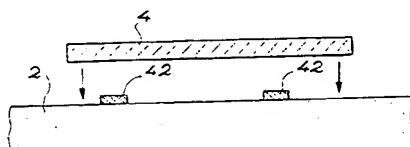
(72) Inventeur(s) : MARION FRANCOIS.

(73) Titulaire(s) :

(74) Mandataire(s) : BREVATOME.

(54) DISPOSITIF HYBRIDE ET PROCEDE DE REALISATION DE COMPOSANTS ELECTRIQUEMENT ACTIFS PAR ASSEMBLAGE.

(57) L'invention concerne un procédé d'assemblage d'un premier et d'un second composants électroniques (2, 4), le premier des composants étant muni de plots conducteurs (42) de connexion, le procédé comportant:
- une étape d'assemblage des deux composants,
- la réalisation d'au moins une zone électriquement active (40) dans le second composant, par diffusion du matériau des plots de connexion du premier vers le second composant.



FR 2 783 969 - A1



DISPOSITIF HYBRIDE ET PROCEDE DE REALISATION DE
COMPOSANTS ELECTRIQUEMENT ACTIFS PAR ASSEMBLAGE

DESCRIPTION

5

Domaine technique et art antérieur

La présente invention se rapporte au domaine de l'électronique ainsi qu'au domaine de l'assemblage de deux composants électroniques provenant de sources (de substrats) différents.

Elle se rapporte également à la génération par assemblage de fonctions électriquement actives (de type "diode", par exemple).

Des exemples d'application possible sont celles des détecteurs d'ondes infrarouges, mais d'autres types de composants peuvent être construits avec cette technique (par exemple : détecteurs dans le visible, diodes électroluminescentes, etc.).

Deux familles de dispositifs "hybrides" optoélectroniques par report de couches épitaxiales sont étudiées actuellement, utilisant deux techniques d'assemblage :

- la technique épitaxiale "lift-off" ("ELO")
- la technique d'hybridation par bille ("FLIP-CHIP")

Le brevet français FR-2 715 002 montre comment la technique "FLIP-CHIP" adaptée permet de reporter et d'interconnecter des couches épitaxiées sur un circuit de lecture en silicium.

Ces techniques visent à réaliser l'assemblage de couches épitaxiées à un circuit silicium. Par exemple, une technologie est réalisée sur une tranche de silicium, tandis qu'une technologie est réalisée sur une tranche d'un autre matériau, par exemple AsGa.

L'épitaxie réalisée sur le substrat AsGa est reportée sur le substrat silicium. L'interconnexion entre ces deux composants est assurée par la mise en contact de métallisations réalisées sur chacun des 5 composants :

• Dans le cas de la technologie "ELO", cette 10 interconnexion électrique est assurée par une technologie complémentaire après assemblage Si. Sur la figure 1, un circuit de lecture 2 en silicium supporte une couche mince épitaxiée 4, en un autre 15 matériau. Les références 6, 10 désignent les contacts en métal. La reprise de contact 8 est faite par la face supérieure de l'épitaxie.

Sur la figure 2, la connexion électrique est 15 assurée par les contacts métalliques 12, 14. Autrement dit, cette connexion est assurée par un contact et un recuit métal-métal sur les faces en regard, si la reprise de contact est par la face en regard du circuit silicium.

20 Dans le cas de la technologie "FLIP-CHIP", l'interconnexion est assurée par des billes 20 de type étain-plomb ou indium reliant les plots métalliques 22, 24 (figure 3).

25 Dans tous les cas de figure, les composants doivent être assemblés avec une extrême précision de telle manière que les technologies présentes sur les composants rapportés coïncident avec les technologies présentes sur les composants receveurs. En particulier, comme illustré sur la figure 4, les écarts dx, dy 30 (suivant deux directions) entre deux contacts métalliques 28, 30, doivent être inférieurs à 5 μm , ou mieux.

Le brevet américain US 5 536 680 propose de réaliser un détecteur infrarouge par création de diodes au moment de l'assemblage. C'est la technologie dite SAB : "Soft Aligned Bonding".

5 Une couche épitaxiée est mise en regard d'un circuit de silicium 2 recouvert de colle 32 et muni de micropointes 34 (figure 5), une pression est exercée entre les deux circuits 2, 4 et les micropointes créent une zone N dans la matériau P en regard.

10 Comme déjà mentionné ci-dessus, les deux technologies ELO et FLIP-CHIP nécessitent d'aligner parfaitement les composants lors de l'assemblage, les spécifications requises en général sont des précisions meilleures que $+/-5\ \mu m$ et même atteignent $+/-1\ \mu m$.
15 Cette opération d'assemblage nécessite des équipements coûteux.

La technologie SAB est une technique auto-alignée.

20 Les deux technologies ELO et FLIP-CHIP nécessitent la réalisation des technologies spécifiques à l'assemblage sur les deux composants à assembler :
• Réalisation de métallisation de contact de part et d'autre, dans tous les cas (voir figures 1, 2, 4)
• Réalisation d'une technologie, après assemblage, dans 25 le cas de la technologie ELO (figure 1).
• Réalisation d'une technologie de billes de soudure dans le cas de la technologie FLIP-CHIP.

30 La technologie SAB ne nécessite pas de technologie côté détecteur. Elle nécessite une technologie côté circuit de lecture (micropointes).

Enfin, les deux technologies ne permettent pas facilement la réalisation de composants de grande taille et/ou de petit pas.

La technologie ELO nécessite la manipulation de couches de quelques micromètres d'épaisseur, donc extensibles. Il est impossible, alors, de garantir un alignement meilleur que le micromètre sur une longueur 5 de plusieurs centimètres.

La technologie FLIP-CHIP nécessite de réaliser, par exemple, la technologie billes dans un pas de 10 μm (ou moins), ce qui implique des variations de planéités induites des composants en regard extrêmement réduites.

10 D'autre part, pour un pas donné et un nombre de points donnés, les différences des coefficients de dilatation des composants à assembler font qu'il est impossible d'avoir les composants face à face à la température d'hybridation : les zones de contact se 15 croisent à la température d'hybridation et ne sont plus en regard pour la soudure.

On peut prendre l'exemple de la réalisation d'un détecteur infrarouge de 2000 x 2000 points, au pas de 20 μm . Ceci conduit à des tailles de composants de 20 40 x 40 mm sur la zone de photodétection.

Sur une telle taille, les techniques d'hybridation font que la dilatation thermique entre circuits de détection (par exemple un substrat en CdTe) et de lecture (par exemple en silicium), en bout de 25 diagonale, est de plus de 18 μm à la température d'hybridation, ce qui interdit l'emploi de cette technique pour l'assemblage.

De même, il est impossible d'aligner une couche mince extensible, avec une précision suffisante, sur 30 des composants de cette taille (technologie ELO).

La technologie SAB permet quant à elle de résoudre les problèmes d'alignements et des grandes tailles, mais avec les autres inconvénients suivants :

- Les micropointes doivent toutes avoir la même pression simultanée pour la création de diodes. Ceci implique des planéités extrêmes de composants, et des appareillages complexes pour le parallélisme lors de la mise en pression.
- Cette technique ne convient qu'aux matériaux où une zone de contrainte entraîne la création d'une zone de type opposé de celui où elle est exercée (N sur P ou P sur N).

10 Ceci est vrai pour les composés de type CdHgTe (CMT) mais pas pour tous les matériaux où une zone de contrainte ne correspond en général pas à la création d'une diode.

- Dans le cas du CdHgTe, on ne sait pas reprendre par cette technique un contact ohmique de type P, la micropointe créant automatiquement une zone de type N.

Exposé de l'invention

20 L'invention a pour objet un procédé d'assemblage d'un premier et d'un second composants électroniques, le premier des composants étant muni de plots conducteurs de connexion comprenant au moins un matériau susceptible de diffuser dans le second composant,

le procédé comportant :

- une étape d'assemblage des deux composants, et
- la réalisation d'au moins une zone électriquement active dans le second composant, par diffusion dudit matériau des plots de connexion du premier composant vers le second composant.

La technique selon l'invention permet :

- d'éviter la réalisation d'une opération supplémentaire de diffusion ou d'implantation dans le deuxième composant,
- d'éviter tout problème d'alignement lors de l'assemblage des composants,
- d'éviter les contraintes de planéité (procédé FLIP-CHIP),
- de réaliser des composants de très grande dimension et de très faible pas du fait des non-contraintes de planéité et d'alignement,
- de diminuer les coûts de fabrication de manière radicale,
- de créer toutes sortes de diodes en fonction du choix du matériau des plots de connexion.

15 En particulier, les plots de connexion peuvent être en un métal dopé, le dopant diffusant dans le second composant.

20 Ce dopant peut être par exemple de l'indium et/ou de l'arsenic et/ou de l'antimoine et/ou du mercure.

Il est possible de réaliser la zone électriquement active simultanément à l'étape d'assemblage.

25 Selon un exemple, les premier et second composants peuvent être, respectivement, un circuit de lecture et un circuit de détection infrarouge, par exemple en CdHgTe.

30 L'invention a également pour objet un dispositif hybride comportant un premier et un second composants assemblés, le premier composant étant muni d'au moins un plot de connexion, conducteur électrique, comprenant au moins un matériau susceptible de diffuser dans le deuxième composant, et le deuxième composant

présentant au moins une zone dopée avec ledit matériau, chaque zone dopée étant disposée en face et en contact avec un plot de connexion correspondant.

Le matériau susceptible de diffuser peut être
5 un matériau constituant un dopant dans le deuxième composant.

Brève description des figures

De toute façon, les caractéristiques et
10 avantages de l'invention apparaîtront mieux à la lumière de la description qui va suivre. Cette description porte sur les exemples de réalisation, donnés à titre explicatif et non limitatif, en se référant à des dessins annexés sur lesquels :

15 - La figure 1 représente un dispositif ELO dont la face active est située à l'opposé de la face active d'un circuit de lecture, la couche épitaxiée et le circuit de lecture étant reliés par une technologie post-assemblage.

20 - La figure 2 représente un dispositif ELO dont la face active est située en regard du circuit de lecture, les technologies réalisées sur la couche et le circuit de lecture étant assemblées en regard.

25 - La figure 3 représente un dispositif FLIP-CHIP, une couche épitaxiée et un circuit de lecture étant liés par l'intermédiaire de billes de soudure.

30 - La figure 4 montre les désalignements dx , dy introduits par assemblage entre deux composants assemblés.

- La figure 5 montre un dispositif SAB

- La figure 6 représente un dispositif selon l'invention.

- Les figures 7A à 7C représentent des étapes d'un procédé selon l'invention.

- La figure 7D illustre une variante de mise en oeuvre de l'invention.

5 - Les figures 8A et 8B représentent des étapes d'assemblage dans le cadre d'un procédé selon l'invention.

- La figure 9 illustre une variante d'un procédé selon l'invention.

10

Description détaillée de modes de réalisation de l'invention

La figure 6 représente un assemblage réalisé selon l'invention, d'un substrat en silicium comprenant 15 un circuit de lecture et d'une couche mince 4 épitaxiale.

Dans la suite du texte, le substrat comprenant le circuit de lecture est simplement désigné par "circuit de lecture 2".

20 On entend par couche épitaxiale une couche qui a été initialement formée par épitaxie sur un autre substrat et qui a été rapportée sur le circuit 2. Une zone active 40 est créée dans la couche 4 lors de l'assemblage, par diffusion induite du matériau d'un 25 plot métallique 30 du circuit de lecture 2.

La zone 40 de la couche mince rapportée à été créée pendant l'assemblage de la couche mince et du circuit de lecture. Cette zone est électriquement active : dans le cas d'un détecteur de radiation, la 30 zone peut être une diode (détecteur photovoltaïque) ou un contact (détecteur photoconducteur).

Une multitude de zones, du type de la zone 40, peut être présente sur un circuit assemblé, toutes étant générées pendant l'assemblage.

5 Les figures 7A à 7C montrent le principe général de réalisation d'un dispositif selon l'invention.

10 Les figures 7A à 7C montrent le report d'une couche mince 4 (appelée couche épitaxiale) sur la surface d'un substrat 2 incluant le circuit de lecture. La surface du substrat a été préalablement polie pour permettre une bonne adhérence de la couche mince. On observe que des plots conducteurs 42 comprenant au moins un matériau dopant susceptible de diffuser dans 15 la couche mince, sont également formés à la surface du circuit de lecture.

20 Lors de l'assemblage, la couche épitaxiale adhère sur le substrat du circuit de lecture, par des forces de Van der Waals. Après dépôt de la couche, un recuit permet de faire diffuser le dopant dans la couche épitaxiale et créer (par exemple) une diode en regard de chaque plot de connexion. La diode créée est auto-alignée avec la zone en regard du circuit de lecture.

25 La figure 7D correspond à une variante perfectionnée du procédé. Pour éviter la diffusion du dopant à l'intérieur du circuit de lecture, on intercale une couche de barrière de diffusion 41 (par exemple en platine) entre les plots de connexion et le 30 circuit de lecture.

Un procédé de réalisation d'un détecteur infrarouge de grande taille (2000 x 2000 points, avec un pas de 20 μm) peut donc être le suivant :

- on réalise une couche épitaxiale 4, de grande taille,
5 sur un substrat (CdTe, par exemple),
- on réalise un circuit de lecture 2 muni de plots d'indium 42, au pas voulu (ici : 20 μm),
- on dépose sous vide la couche épitaxiale sur le circuit de lecture (sans précautions spécifiques
10 d'alignement : figure 7A),
- on fait diffuser les plots d'indium 42 dans la couche épitaxiale 4, (figure 7B), de manière à obtenir un réseau de diode (figure 7C).

Les plots d'indium 42 sont de préférence
15 réalisés avec une très faible épaisseur (210 nm) afin de ne pas perturber l'adhésion par les forces de Van der Waals. De plus, grâce à leur faible épaisseur, les plots constituent des sources de diffusion limitées en volume.

20

Un mode de réalisation d'un détecteur infrarouge conforme à l'invention, va être décrit.

Tout d'abord, le circuit de lecture peut être réalisé dans les filières classiques (par exemple
25 CMOS). Une finition spécifique permet de réaliser :

- un poli optique de finition pour l'assemblage,
- les plots de diffusion pour le dopage de la couche épitaxiée.

Une méthode de réalisation de ce circuit peut
30 être la suivante :

- dépôt d'une couche de platine et photogravure (sur les lieux des pixels de photodétection) : cette couche sert de barrière, côté circuit de lecture, au

dopant déposé ultérieurement. Les plots de platine sont situés au-dessus des reprises de contact ménagées dans le circuit de lecture,

- dépôt d'une couche épaisse d'oxyde (pour 5 planarisation),
- polissage d'aplanissement jusqu'à effleurement du platine (type chemical mechanical polishing "CMP", classique dans l'industrie du semi-conducteur),
- dépôt par lift-off d'une couche d'indium de quelques 10 angströms, par exemple 100 Å sur un carré de 2 x 2 µm, au-dessus des zones platinées.

En ce qui concerne la réalisation du circuit de détection infrarouge par épitaxie, on pourra par exemple réaliser des couches de grandes tailles par 15 deux techniques (épitaxie en phase liquide ou épitaxie par jet moléculaire) sur différents types de substrats (CdZnTe, silicium,). On peut pour cela se reporter par exemple au brevet US 4 056 304.

En ce qui concerne l'assemblage, on pourra, par 20 exemple, procéder de manière analogue à la technique FLIP-CHIP, en collant sous vide, à l'aide d'une résine 7, la couche 4 sur sa périphérie sur le substrat 5 (face contre le silicium de lecture, figure 8A), et en attaquant chimiquement le substrat support 5 (figure 25 8B).

On peut éventuellement passiver la surface mise à nu de CdHgTe.

On peut également faire diffuser l'indium en contact avec le CdHgTe (sous atmosphère Hg 30 éventuellement).

L'indium est un dopant de type N pour le CdHgTe : de quelques minutes à quelques heures à des températures basses (120°C à 300°C) permettent

d'obtenir une jonction de type N sur CdHgTe de quelques µm de profondeur en regard de chaque plot d'indium 42 déposé sur le silicium. Cette jonction sera liée au silicium de lecture par l'intermédiaire des plots 5 platine 41.

Si l'on désire reprendre directement le contact substrat de type P on réalisera le dépôt de deux types de dopant sur le circuit de lecture, de type N et de type P (arsenic, antimoine).

10

Une variante intéressante de l'invention est une combinaison des techniques " FLIP-CHIP" et de la technique ci-dessus. Cette variante est décrite par le dispositif présenté sur la figure 9.

15

Son mode de réalisation est le suivant, dans le cas d'un détecteur infrarouge :

- hybridation de la couche 4 de CMT, encore liée à son substrat, sur le circuit de lecture 2 (l'indium se soude sur le CdHgTe), .
- 20 • enrobage par exemple par la technique ERAM décrite dans le document FR 2 715 002. La référence 46 désigne ainsi une résine d'enrobage.
- diffusion de l'indium des billes 44 dans la couche épitaxiale, formant ainsi une zone N sur P,
- 25 • amincissement, par exemple décrit tel que dans le document FR-2 715 002 également.

30

Cette technique est intéressante, car elle utilise des technologies bien éprouvées par ailleurs, et elle permet une manipulation de la couche sur son substrat.

L'invention peut s'appliquer à la réalisation de :

- rétines de diodes émettrices,
- rétines de détection photoconductrices ou photovoltaïques de très grandes tailles pour la détection dans tous les domaines spectraux, ou de 5 matrices de diodes,
- rétines de détection de faible coût et de toutes tailles.

10 L'invention s'applique également à toutes les autres applications, où la diffusion d'une diode ou d'un contact ohmique par source solide localisée permet de créer un composant actif lors de l'assemblage de deux composants face contre face.

REVENDICATIONS

1. Procédé d'assemblage d'un premier et d'un second composants électroniques (2,4), le premier des 5 composants étant muni de plots conducteurs (42, 44) de connexion comprenant au moins un matériau susceptible de diffuser dans le second composant,

le procédé comportant :

- une étape d'assemblage des deux composants, et
- 10 - la réalisation d'au moins une zone électriquement active (40) dans le second composant, par diffusion dudit matériau des plots de connexion (42) du premier composant vers le second composant.

2. Procédé selon la revendication 1, dans 15 lequel la zone électriquement active est réalisée simultanément à l'étape d'assemblage.

3. Procédé d'assemblage selon l'une des revendications 1 ou 2, dans lequel l'étape d'assemblage est réalisée par hybridation du second composant sur le 20 premier à l'aide de billes métalliques (44), lesdites billes constituant les plots conducteurs.

4. Procédé selon la revendication 3, dans lequel la réalisation de la zone électriquement active est suivie d'une étape d'enrobage du deuxième composant 25 par une résine.

5. Procédé selon l'une des revendications 1 à 4, dans lequel le premier composant (2) comprend un circuit de lecture.

6. Procédé selon des revendications 1 à 5, dans 30 lequel le second composant comprend un circuit de détection.

7. Procédé selon la revendication 6, dans lequel le circuit de détection est un circuit en CdHgTe.

8. Procédé selon l'une des revendications 5 précédentes, dans lequel le matériau (42) des plots de connexion comprend un matériau dopant du second composant.

9. Procédé selon la revendication 8, dans lequel le matériau (42) des plots de connexion comprend 10 de l'indium et/ou de l'arsenic et/ou de l'antimoine et/ou du mercure.

10. Procédé selon l'une des revendications 1 à 5, dans lequel le second composant est une couche formée par épitaxie sur un substrat CdTe.

15 11. Dispositif hybride comportant un premier et un second composants assemblés, le premier composant étant muni d'au moins un plot de connexion (42, 44), conducteur électrique, comprenant au moins un matériau susceptible de diffuser dans le deuxième composant, et 20 le deuxième composant présentant au moins une zone dopée avec ledit matériau, chaque zone dopée étant disposée en face et en contact avec un plot de connexion correspondant.

12. Dispositif selon la revendication 11, dans 25 lequel le premier composant comporte un circuit de lecture.

13. Dispositif selon la revendication 12, dans lequel le second composant comprend un circuit de détection.

30 14. Dispositif selon la revendication 13, dans lequel le circuit de détection est en CdHgTe.

15. Dispositif selon la revendication 11, dans lequel le matériau des plots conducteurs (42) de

connexion comporte de l'indium et/ou de l'arsenic, et/ou de l'antimoine et/ou du mercure.

16. Dispositif selon la revendication 11, dans lequel les plots de connexion (42) comportent des 5 billes métalliques (44).

17. Dispositif selon la revendication 11, dans lequel le premier composant comporte au moins une couche (41) de barrière de diffusion supportant au moins un plot de connexion (42).

114

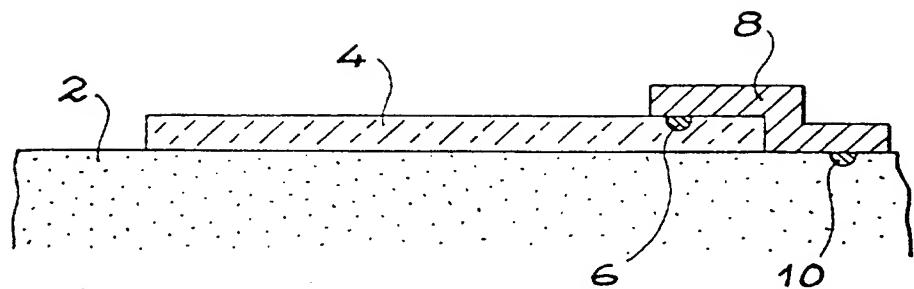


FIG. 1

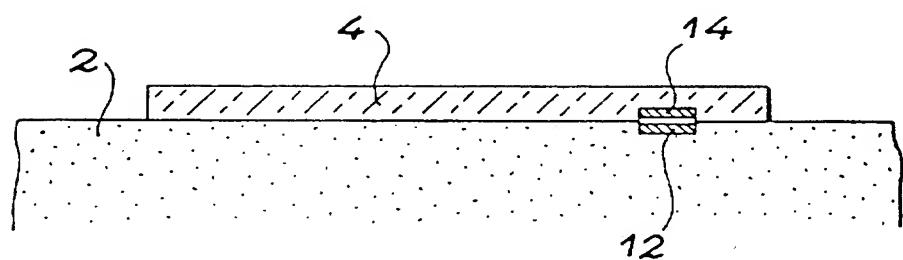


FIG. 2

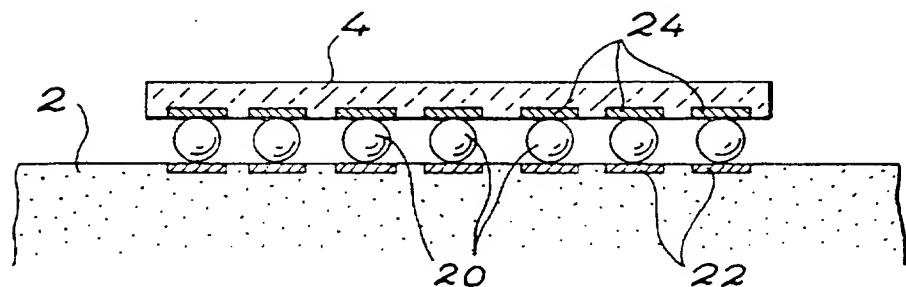


FIG. 3

214

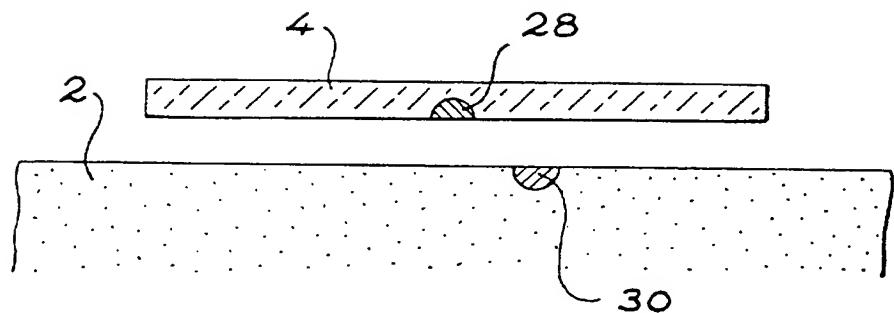


FIG. 4

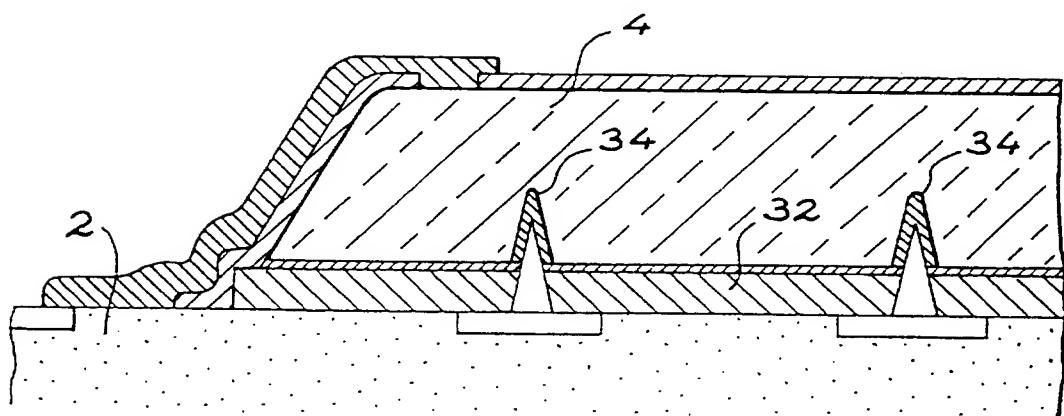


FIG. 5

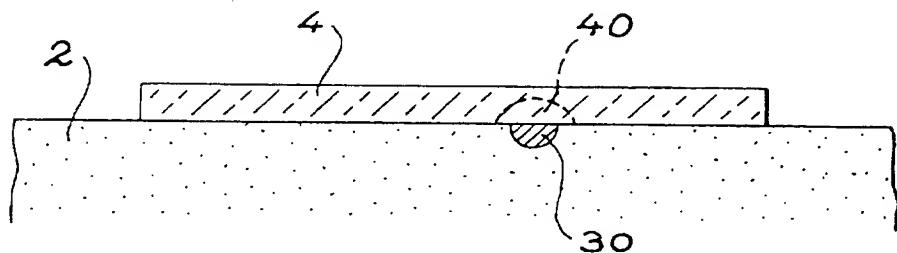


FIG. 6

314

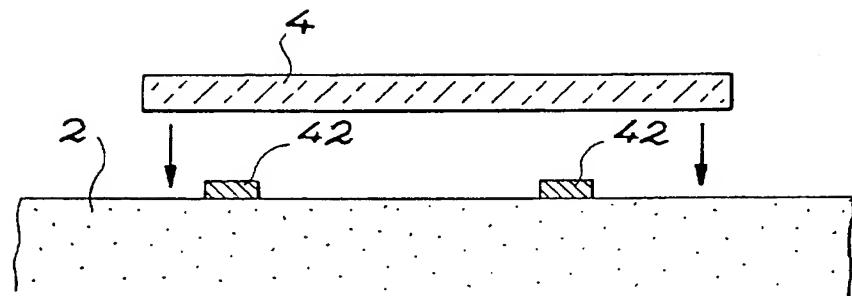


FIG. 7 A

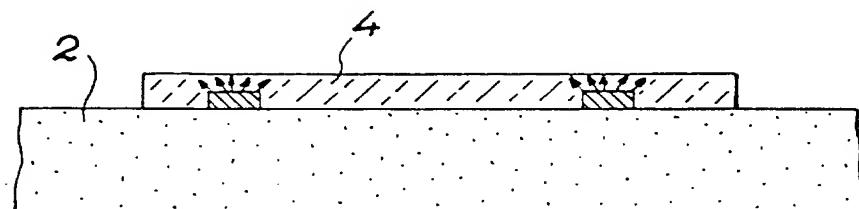


FIG. 7 B

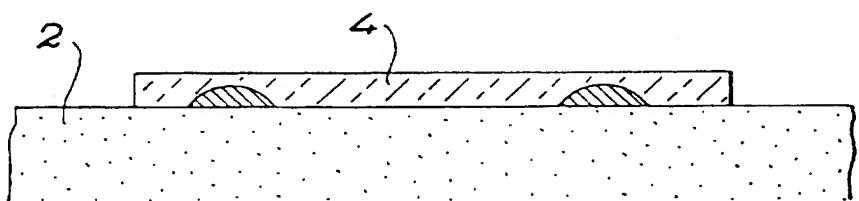


FIG. 7 C

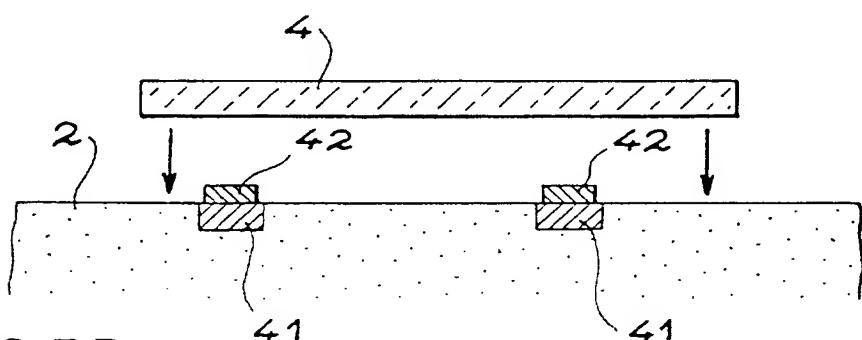


FIG. 7 D

414

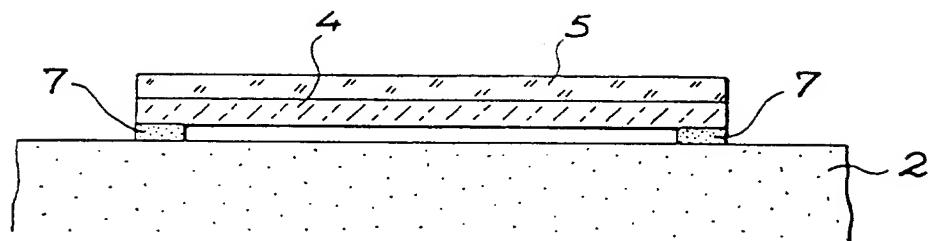


FIG. 8 A

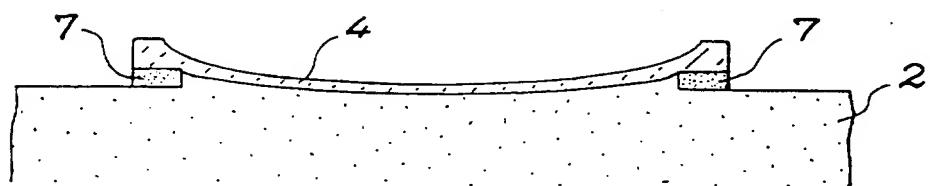


FIG. 8 B

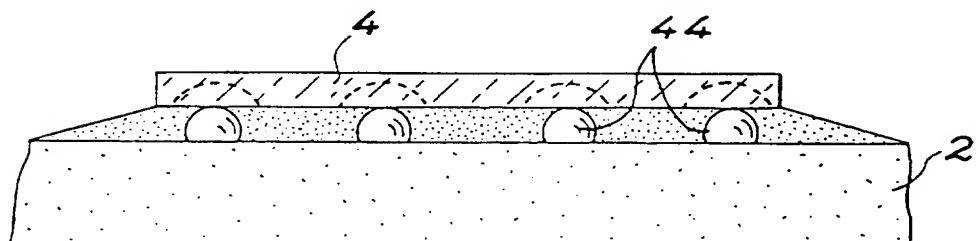


FIG. 9

INSTITUT NATIONAL
de la
PROPRIETE INDUSTRIELLE

RAPPORT DE RECHERCHE
PRELIMINAIRE

N° d'enregistrement
national

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

FA 566628
FR 9812072

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée	DOMAINES TECHNIQUES RECHERCHES (Int.CL.6)
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
Y,D	US 5 536 680 A (EHMKE JOHN C) 16 juillet 1996 * le document en entier * ---	1-7, 10-16	
Y	PATENT ABSTRACTS OF JAPAN vol. 011, no. 182 (E-515), 11 juin 1987 & JP 62 013085 A (FUJITSU LTD), 21 janvier 1987 * abrégé * -----	1-7, 10-16	
			H01L
2	Date d'achèvement de la recherche	Examinateur	
	8 juin 1999	Visscher, E	
CATEGORIE DES DOCUMENTS CITES		T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant	
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : civuigation non-écrite P : document intercalaire			

(19) RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

(11) Nº de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 816 445

(21) Nº d'enregistrement national :

00 14170

(51) Int Cl⁷ : H 01 L 21/30, H 01 L 21/265, 21/324

(12)

DEMANDE DE BREVET D'INVENTION

A1

(22) Date de dépôt : 06.11.00.

(30) Priorité :

(43) Date de mise à la disposition du public de la demande : 10.05.02 Bulletin 02/19.

(56) Liste des documents cités dans le rapport de recherche préliminaire : Se reporter à la fin du présent fascicule

(60) Références à d'autres documents nationaux apparentés :

(71) Demandeur(s) : COMMISSARIAT A L'ENERGIE ATOMIQUE Etablissement de caractère scientifique technique et industriel — FR.

(72) Inventeur(s) : MORICEAU HUBERT, ASPAR BERNARD, JALAGUIER ERIC et LETERTRE FABRICE.

(73) Titulaire(s) :

(74) Mandataire(s) : BREVATOME.

(54) PROCÉDÉ DE FABRICATION D'UNE STRUCTURE EMPILEE COMPRENANT UNE COUCHE MINCE ADHÉRANT A UN SUBSTRAT CIBLE.

(57) L'invention concerne un procédé de fabrication d'une structure empilée comprenant au moins une couche mince adhérant à un substrat cible, comportant les étapes suivantes:

- a) formation d'une couche mince à partir d'un substrat initial, la couche mince présentant une face libre appelée première face de contact,
- b) mise en contact adhérent de la première face de contact avec une face d'un support intermédiaire, la structure obtenue étant compatible avec un amincissement ultérieur du substrat initial,
- c) amincissement dudit substrat initial pour exposer une face libre de la couche mince appelée deuxième face de contact et opposée à la première face de contact,
- d) mise en contact adhérent d'une face du substrat cible avec au moins une partie de la deuxième face de contact, la structure obtenue étant compatible avec un retrait ultérieur de tout ou partie du support intermédiaire,
- e) retrait d'au moins une partie du support intermédiaire permettant l'obtention de ladite structure empilée.

FR 2 816 445 - A1



**PROCEDE DE FABRICATION D'UNE STRUCTURE EMPILEE
COMPRENANT UNE COUCHE MINCE ADHERANT A UN SUBSTRAT
CIBLE**

5

DESCRIPTION

DOMAINE TECHNIQUE

La présente invention concerne un procédé de
10 fabrication d'une structure empilée comprenant une
couche mince adhérant à un substrat cible. L'invention
s'applique notamment dans le domaine des semi-
conducteurs.

15 **ETAT DE LA TECHNIQUE ANTERIEURE**

Le document FR-A-2 681 472 (correspondant
au brevet américain 5 374 564) décrit un procédé de
fabrication de films minces de matériau semi-
conducteur. Ce document divulgue que l'implantation
20 d'un gaz rare et/ou d'hydrogène dans un substrat en
matériau semi-conducteur est susceptible de créer une
couche fragilisée pouvant comporter des microcavités ou
de microbulles (encore désignées par le terme
"platelets" dans la terminologie anglo-saxonne) à une
25 profondeur voisine de la profondeur moyenne de
pénétration des ions implantés. Ce substrat est mis en
contact intime, par sa face implantée avec un support
servant de raidisseur. En outre, un traitement
thermique peut être appliqué à une température
30 suffisante pour induire une interaction (ou
coalescence) entre les microcavités ou les microbulles
conduisant à une séparation ou fracture du substrat
semi-conducteur en deux parties : un film mince semi-
conducteur adhérant au raidisseur d'une part, le reste

du substrat semi-conducteur d'autre part qui peut être à son tour recyclé comme substrat donneur ou comme support. La séparation a lieu à l'endroit où les microcavités ou microbulles sont présentes, c'est-à-dire le long de la couche de microcavités. Le traitement thermique est tel que l'interaction entre les microbulles ou microcavités créées par implantation induit une séparation entre le film mince et le reste du substrat. Il y a donc transfert d'un film mince depuis un substrat initial jusqu'à un raidisseur servant de support à ce film mince.

Par implantation ionique on entend tout type d'introduction des espèces définies précédemment seules ou en combinaison. On peut citer le bombardement ionique, la diffusion, etc.

Ce procédé peut également s'appliquer à la fabrication d'un film mince de matériau solide autre qu'un matériau semi-conducteur (un matériau conducteur ou diélectrique), cristallin ou non. Ce film peut être monocouche ou multicouche (voir par exemple le document FR-A-2 748 850).

Ce procédé permet de réaliser à un coût avantageux des plaquettes, par exemple des plaquettes SOI, de qualité électronique par transfert d'un film de silicium sur un substrat de silicium recouvert d'une couche d'oxyde.

L'article « A new characterization process used to qualify SOI films » de H. MORICEAU et al. paru dans E.C.S. Proc. Vol. 99-3, p. 173, divulgue qu'il est possible de coller une plaquette SOI réalisée par un tel procédé sur un substrat de silicium oxydé. Après retrait du substrat de silicium de la plaquette SOI et de sa couche d'oxyde au moyen d'une attaque chimique sélective (par exemple à base de HF), on obtient une autre plaquette SOI à film de silicium inversé puisque

la face libre de ce film est celle qui adhérait à la couche d'oxyde enterrée de la plaquette SOI initiale. La raison de cette démarche était de pouvoir faire un examen des défauts du film de silicium. En effet, 5 l'objectif de cette étude était de localiser les défauts dans l'épaisseur du film et non pas de réaliser une nouvelle structure.

Les articles « Evaluation of defects in surface Si near Si/BOX interface in SIMOX wafers » de M. SUDOU 10 et al. paru dans E.C.S. Proc. Vol. 97-23, p. 119 et « SIMOX technology and applications to wafer bonding » de A.J. AUBERTON-HERVE et al. paru dans E.C.S. Proc. Vol. 95-7, p. 12 divulguent des expériences de collage 15 d'une plaquette SOI obtenue par le procédé SIMOX directement sur un substrat en silicium ou en silice pure. Ce procédé comporte une seule étape de collage et est suivi du retrait du substrat de la plaquette SOI. Le but de ces expériences était également l'examen des défauts du film de silicium. Une approche analogue a 20 été utilisée dans l'article "Ultra thin silicon films directly bonded onto silicon wafers" de F. FOURNEL et al., paru dans Materials Science and Engineering, B 73 (2000), pages 42 à 46, pour réaliser un réseau de dislocations dans un plan d'interface, défini lors de 25 la mise en contact d'un film mince et d'un substrat monocristallin de silicium. L'article ne renseigne pas sur le moyen d'obtenir la couche mince de la structure empilée tel que décrit par l'invention.

Le document FR-A-2 725 074 (correspondant au 30 brevet américain 5 863 830) divulgue un procédé de fabrication d'une structure comportant un film mince semi-conducteur adhérant à un substrat cible. A l'origine, le film mince est lié à un substrat initial par une première énergie de liaison. Le film mince est 35 ensuite transféré du substrat initial vers le substrat

cible en mettant en œuvre des forces d'arrachement, permettant de vaincre la première énergie de liaison, et une adhésion du film mince sur le substrat cible. Ce transfert du film mince peut se faire au moyen d'un substrat intermédiaire ou manipulateur qui est à son tour séparé du film mince par arrachement. Ce procédé nécessite de contrôler les énergies de liaison entre les différentes interfaces de scellement associées au film mince pour permettre les arrachements successifs.

La technique connue sous le sigle BESOI n'utilise pas la séparation d'un film mince par implantation d'espèces gazeuses. Une de ses principales caractéristiques est l'utilisation d'une couche d'arrêt cristalline permettant une attaque chimique dite sélective tout en supportant une couche monocristalline, typiquement du silicium. Cette couche d'arrêt est une couche monocristalline ou une couche épitaxiée. Il peut s'agir d'une couche de silicium dopé, une couche obtenue par épitaxie de matériau cristallin de nature différente de celle du film mince ($\text{Si}_x\text{Ge}_{1-x}$ par exemple), une couche monocristalline de silicium rendue poreuse, réalisée dans la partie massive du substrat de silicium. Cette technique ne permet pas d'utiliser une couche d'arrêt amorphe si on désire déposer un film monocristallin sur cette couche d'arrêt. Elle ne renseigne pas sur l'utilisation d'un substrat intermédiaire.

Le procédé connu de réalisation de structures en couches minces, dit procédé direct et décrit dans FR-A-2 681 472, basé sur l'implantation d'hydrogène, l'adhésion moléculaire avec un support final et la séparation dans et/ou au voisinage de la zone implantée, ne permet pas d'obtenir facilement et/ou avec une qualité suffisante certaines structures ayant des propriétés spécifiques. Dans les cas suivants, le

procédé direct n'est pas applicable simplement et la solution technique à apporter, objet de cette invention, ne découle pas d'une simple adaptation du procédé.

5 Un premier cas concerne la réalisation de structures de films empilés minces et/ou très minces possédant une couche cristalline présente à la surface d'une couche amorphe. Un premier exemple est la réalisation de films devant avoir des épaisseurs 10 inférieures à quelques dizaines de nanomètres, par exemple des films de silicium de 20 nm d'épaisseur sur des films de SiO_2 de 20 nm d'épaisseur et adhérant à un support en silicium massif. Des défauts de collage sont alors souvent révélés lors de l'étape de séparation du 15 procédé direct, ce qui peut être mis en évidence lorsque le procédé met en œuvre une étape de séparation comportant un traitement thermique à basse température (par exemple inférieure à 500°C) assisté ou non mécaniquement. Un deuxième exemple est celui où la 20 structure en films minces ayant des propriétés spécifiques est soumise à des traitements thermiques à des températures supérieures à celles de traitements thermiques subis avant, pendant ou après l'amincissement de l'un des substrats utilisés (par 25 exemple en utilisant l'amincissement par le procédé direct). Des défauts de collage, par exemple des bulles gonflées de gaz, peuvent alors apparaître au détriment de la qualité de la structure.

Un deuxième cas concerne la réalisation de 30 structures où les forces de collage sont très faibles avant l'étape de séparation par le procédé direct. Par exemple, pour certaines conditions de préparation des surfaces avant la mise en contact (nettoyage, niveau de procédé d'élaboration de composant d'où il résulte une 35 certaine rugosité de surface, etc.), le collage entre

le support final et la plaque génératrice du film à transférer présente une énergie très faible. L'étape de séparation du procédé direct ne peut pas alors s'effectuer.

5 Un troisième cas concerne la réalisation de structures empilées de matériaux dont les coefficients de dilatation thermique sont trop différents. Si le matériau du film à transférer et le matériau du support final ont des coefficients de dilatation thermique trop
10 différents, le collage va céder avant la séparation par le procédé direct si un traitement thermique est appliqué au collage. C'est par exemple le cas du silicium et du saphir dont les coefficients de dilatation thermique sont dans un rapport de l'ordre de
15 2.

Un quatrième cas concerne la réalisation de structures où les forces de collage doivent être faibles ou très faibles après l'étape de séparation par le procédé direct. Il peut être souhaité que l'énergie
20 de scellement de la structure empilée reste faible après l'étape de séparation par le procédé direct, voire inférieure à celle nécessaire à la séparation, pour procurer ultérieurement un décollement au niveau
25 de l'interface de collage. Ceci s'applique en particulier lorsque divers traitements peuvent renforcer l'interface de scellement. Dans un premier exemple qui correspond par exemple à une application de substrat cible démontable pour être récupéré, l'amincissement, par oxydation sacrificielle à 950°C
30 d'un film superficiel en silicium d'une structure SOI, provoque une augmentation de l'énergie de scellement supérieure à 1 J/m², ce qui est défavorable à la séparation ultérieure de la structure empilée du substrat cible. Dans un deuxième exemple, il peut être
35 nécessaire de traiter (par diffusion thermique

d'espèces, oxydation localisée, etc.) tout ou partie d'une des couches, ce qui est défavorable au décollement de la structure empilée puisque ces opérations participent au renforcement de l'énergie de scellement. Il peut être également souhaité d'avoir une énergie de scellement très faible dans la structure finale par exemple dans le cas où l'on veut réaliser un dépôt sur cette structure, ce dépôt présentant une forte contrainte par rapport à tout ou partie de la structure empilée et du substrat cible. Cette interface faible joue alors le rôle de zone d'accommodation des contraintes. Cette application est du domaine de la compliance du support.

Un cinquième cas concerne la réalisation de structures empilées de matériaux hétérogènes. L'utilisation de matériaux de natures différentes par exemple du silicium ou de l'oxyde thermique (diélectriques divers, matériaux métalliques, semi-conducteurs, supra-conducteurs, etc.) peut être à l'origine de défauts de collage mis en évidence au cours du procédé direct. Par exemple, le scellement d'une lame de silicium recouverte d'un film de nitrure de silicium avec un film de nitrure de silicium recouvrant lui-même une lame de silicium entraîne souvent des défauts de collage facilement mis en évidence lors de l'étape de séparation par le procédé direct. On entend ici par lame un substrat ou un film ou une structure empilée recouvert en surface par le film cité.

Un sixième cas concerne la réalisation de structures empilées dans lesquelles un changement de phase ou de nature d'un matériau peut intervenir. Par exemple, l'utilisation de certains matériaux n'est pas compatible avec les budgets thermiques éventuellement employés dans le procédé direct. Ainsi, une structure

empilée constituée d'un film de silicium, d'un film de palladium et d'une plaque de silicium produit, au-dessus de 200°C, un siliciure apte à donner un bon collage. A plus haute température, le scellement se 5 dégrade, par exemple au-dessus de 900°C, température typiquement utilisée pour faire l'oxydation d'un film de silicium en vue de réduire son épaisseur. Un autre exemple concerne les applications en optique où un miroir métallique peut être rapporté par adhésion 10 moléculaire sur une lame de silicium. Ce miroir métallique ne supportant pas de traitement thermique au-delà de quelques dizaines de °C, il n'est pas envisageable d'appliquer les budgets thermiques qui peuvent être éventuellement utilisés dans le procédé de 15 séparation.

Le procédé direct ne permet pas, dans certains cas, de réaliser des structures de films empilés avec conservation d'une surface spécifique, dite face avant.

A ce propos, on peut citer en premier exemple 20 la réalisation de structures empilées dans lesquelles le film superficiel obtenu est difficile à polir. Par exemple, la structure amincie par le procédé direct présente après l'étape de séparation une rugosité de surface à diminuer en fonction de l'application prévue. 25 Cette diminution de la rugosité peut être classiquement obtenue par exemple par polissage mécano-chimique (CMP) dans le cas du silicium. Pour beaucoup de matériaux, par exemple pour les matériaux "durs", ce polissage est soit inadapté (manque d'efficacité), soit trop long 30 (coût industriel important). C'est le cas d'une structure amincie par le procédé direct terminé en surface par exemple par un film de saphir, de SiC ou de diamant. Le film "dur" présente une micro-rugosité de surface à diminuer pour l'application voulue. Pour ce 35 type de matériau, le polissage par CMP est très long à

mettre en œuvre et l'homogénéité de polissage sur la structure est très difficile à maîtriser. Le surcoût impliqué est alors important si on veut atteindre une qualité de type épitaxiale ("epi-ready" en anglais).

5 On peut citer également la réalisation de structures empilées dans lesquelles l'un des films possède au moins une caractéristique différente sur ses deux faces. C'est le cas si la structure obtenue par le procédé direct présente, après l'étape de séparation,
10 une surface incompatible avec l'utilisation prévue. Par exemple, un film de SiC monocristallin par son caractère polaire présente la caractéristique d'avoir, sur une face, une surface constituée majoritairement d'atomes de silicium (surface dite de type Si) et, sur
15 l'autre face, une surface constituée majoritairement d'atomes de carbone (surface dite de type C). La reprise de croissance par épitaxie sur SiC suppose de disposer d'une surface libre de type Si. Or, le transfert d'un film de SiC, par exemple par le procédé
20 direct, s'accompagne d'un changement, par retournement, de la nature de la surface. La surface libre initiale est de type Si car c'est la face facile à polir avec SiC et la face facile à sceller par adhésion moléculaire. La face libre est donc de type C après
25 transfert par le procédé direct. Il en va de même pour une couche en GaN.

Exposé de l'invention

30 La présente invention permet de remédier aux inconvénients de l'art antérieur et de fournir une structure empilée comprenant soit un film présentant certaines propriétés spécifiques, soit un film présentant au moins une surface à propriété(s)
35 spécifique(s).

L'invention résulte du fait surprenant constaté par les inventeurs que, contrairement au procédé direct pour lequel il y a scellement sur le substrat cible puis amincissement, lorsque 5 l'amincissement du substrat initial a lieu avant le scellement de la couche mince sur le substrat cible, tous les défauts répertoriés ci-dessus peuvent être évités. Pour inverser ces étapes de scellement et d'amincissement, il faut passer par l'utilisation d'un 10 ou de plusieurs supports intermédiaires.

L'invention a donc pour objet un procédé de fabrication d'une structure empilée comprenant au moins une couche mince adhérant à un substrat cible, comportant les étapes suivantes :

15 a) formation d'une couche mince à partir d'un substrat initial, la couche mince présentant une face libre appelée première face de contact,

20 b) mise en contact adhérent de la première face de contact avec une face d'un support intermédiaire, la structure obtenue étant compatible avec un amincissement ultérieur du substrat initial,

25 c) amincissement dudit substrat initial pour exposer une face libre de la couche mince appelée deuxième face de contact et opposée à la première face de contact,

30 d) mise en contact adhérent d'une face du substrat cible avec au moins une partie de la deuxième face de contact, la structure obtenue étant compatible avec un retrait ultérieur de tout ou partie du support intermédiaire,

35 e) retrait d'au moins une partie du support intermédiaire permettant l'obtention de ladite structure empilée.

On entend par amincissement à l'étape c) ou par retrait à l'étape e) toute technique permettant

d'éliminer le substrat initial ou le support intermédiaire. On peut citer en particulier le décollement, la fracture (liée à la création d'une zone fragilisée par introduction d'espèces gazeuses), la 5 gravure mécanique et/ou chimique. Suivant le type d'amincissement et de retrait, le substrat et le support peuvent être réutilisés.

Selon un mode de réalisation particulier, le substrat cible n'est qu'un support provisoire pour 10 la couche mince, lesdites étapes du procédé étant en totalité ou en partie répétées, le substrat cible étant assimilé au substrat initial ou au support intermédiaire.

Ainsi, le procédé selon l'invention permet 15 le transfert de la couche mince d'un support vers un autre support autant de fois que nécessaire pour obtenir une structure empilée présentant les caractéristiques souhaitées et en particulier un empilement avec des niveaux technologiques de 20 composant.

A l'étape b) et/ou à l'étape d), la 25 compatibilité de ladite structure peut être obtenue par la formation, à l'étape a), d'une couche mince permettant d'éviter des défauts d'adhérence respectivement lors de l'amincissement de l'étape c) et lors du retrait de l'étape e). Cette compatibilité peut résulter de l'épaisseur donnée à la couche mince et/ou du matériau ou des matériaux constituant ladite couche mince. La nature du support intermédiaire et/ou du substrat cible, en contact avec la couche mince, peut 30 être choisie de manière à éviter une incompatibilité liée à un changement de phase de matériaux de la structure obtenue. La nature du support intermédiaire et/ou du substrat cible, en contact avec la couche mince, peut 35 être choisie de manière à éviter une

être réalisé à haute température grâce à la compatibilité de la structure.

Avantageusement, la mise en contact adhérent de l'étape b) et/ou de l'étape d) est réalisée 5 par adhésion moléculaire.

La première face de contact de la couche mince peut présenter une polarité en surface (polarité liée à la nature des atomes de cette surface) différente de celle de sa deuxième face de contact, la 10 compatibilité de structure de l'étape d) étant obtenue grâce à la mise en contact adhérent de la deuxième face de contact de la couche mince et du substrat cible, et grâce au retrait du support intermédiaire de la première face de contact de la couche mince qui devient 15 ainsi une face libre. La compatibilité de structure réalisée à l'étape d) peut être obtenue grâce à la mise en contact adhérent de la deuxième face de contact de la couche mince avec le substrat cible avec une énergie de liaison apte à un éventuel retrait du substrat cible 20 après l'étape e). Avantageusement, cette énergie de liaison est faible. Entre l'étape c) et l'étape d), il peut être prévu une étape intermédiaire consistant à réaliser des éléments dans la deuxième face de contact de la couche mince et/ou dans le substrat cible, la 25 structure obtenue après l'étape d) étant compatible avec la présence desdits éléments. Ces éléments peuvent être des cavités ou tout ou partie de composants (microélectroniques, optroniques...) et peuvent réaliser une certaine topologie de surface. Avant l'étape d), il 30 peut être prévu une étape intermédiaire consistant en une opération de détourage permettant d'isoler au moins une zone de la deuxième face de contact, l'étape d) mettant en contact adhérent au moins une de ces zones avec le substrat cible. L'opération de détourage peut 35 éventuellement avoir lieu même avant l'étape a). Après

incompatibilité liée à une hétérogénéité de matériaux de la structure obtenue. La nature du support intermédiaire et/ou du substrat cible, en contact avec la couche mince, peut être choisie de manière à éviter 5 une incompatibilité liée à une différence de coefficient de dilatation thermique avec la couche mince. Pour permettre cette compatibilité, la couche mince et/ou le support intermédiaire et/ou le substrat cible peut (peuvent) comprendre au moins une couche 10 additionnelle présentant une (des) face(s) de contact. Dans ce cas, avant l'étape d), la couche additionnelle peut être pourvue de tout ou partie d'au moins un composant. La couche additionnelle peut être constituée par un oxyde ou du silicium polycristallin ou du 15 silicium amorphe.

Les étapes a) et c) peuvent être telles que la première face de contact de la couche mince et/ou du support intermédiaire présente une rugosité inférieure respectivement à celle de sa deuxième face de contact 20 et/ou du substrat cible, la compatibilité de structure de l'étape d) étant obtenue grâce à la mise en contact adhérent de la deuxième face de contact de la couche mince et au retrait du support intermédiaire.

Le contact adhérent de la première face de contact et/ou de la deuxième face de contact de la couche mince permettant ladite compatibilité à l'étape 25 b) et/ou à l'étape d) peut résulter de l'utilisation d'un traitement permettant le contact adhérent. Le traitement permettant le contact adhérent peut être choisi, seul ou en combinaison, parmi les traitements 30 suivants : polissage mécano-chimique et/ou ionique, interposition d'une couche intermédiaire entre une face de contact correspondante de la couche mince et le support intermédiaire ou le substrat cible, traitement thermique et traitement chimique. Le traitement peut 35

l'étape e) de retrait, la ou les zones de la couche qui ne sont pas en contact adhèrent avec le substrat cible subsistent sur le support intermédiaire et peuvent faire l'objet de transfert ultérieur.

5 L'étape a) peut être réalisée à partir d'un substrat recouvert d'au moins une couche de matériau. Dans ce cas, après l'étape e), le procédé peut comporter une étape consistant à éliminer la couche de matériau recouvrant le substrat de l'étape a).

10 Selon un mode de réalisation préférentiel :
- l'étape a) comprend l'introduction d'espèces gazeuses dans le substrat initial, au travers de l'une de ses faces correspondant à ladite première face de contact, pour former une couche fragilisée 15 séparant ledit film du reste du substrat initial et devant conduire à une fracture du substrat initial lors de l'étape c),

20 - l'étape c) consiste à réaliser un traitement permettant l'obtention de la fracture du substrat initial au niveau de la couche fragilisée.

25 Ce traitement peut être par exemple thermique et/ou mécanique. Le substrat initial peut être monocouche ou multicoche. Il peut en particulier comporter une couche épitaxiée. Il en va de même pour le substrat cible et pour le support intermédiaire.

30 Selon un mode préféré, le retrait d'au moins une partie du support intermédiaire peut être effectué par une introduction d'espèces gazeuses effectuée soit au travers de la couche mince après mise en contact, soit au travers de la face de contact du support intermédiaire avant ou après sa mise en contact adhèrent avec la première face de contact de la couche mince, cette introduction d'espèces gazeuses formant une couche fragilisée permettant le retrait par 35 fracture d'une partie du support intermédiaire

éventuellement recouvert d'un film de la couche mince. Dans ce cas, le support intermédiaire peut être réutilisé par exemple comme un nouveau support.

5 Eventuellement, la structure empilée obtenue à l'issue de l'étape e) est amincie du côté de la première face de contact.

Le procédé peut mettre en œuvre un substrat initial de très bonne qualité et donc d'un coût élevé comme par exemple du silicium monocristallin de 300 mm 10 de diamètre, un support intermédiaire compatible avec le substrat initial au sens de l'étape b), par exemple un substrat de silicium monocristallin recouvert d'un film d'oxyde SiO_2 , un substrat cible en silicium polycristallin ou monocristallin de moindre qualité que 15 le silicium du substrat initial, la couche mince comportant par exemple de l'oxyde de silicium sur du silicium monocristallin provenant du substrat initial. De la même façon, le substrat cible pourra être autre que du silicium. A la fin du procédé, le film obtenu 20 sur le substrat cible est alors de très bonne qualité. En outre, le substrat initial peut être réalisé et, suivant sa qualité ou son coût, le support intermédiaire sera réutilisable ou sacrifiable. Il peut aussi mettre en œuvre un substrat initial en SiC ou en 25 GaAs, un support intermédiaire en SiC ou en GaAs, un substrat cible en SiC ou en GaAs de moindre qualité que le matériau du substrat initial, la couche mince comportant du SiC ou du GaAs provenant du substrat initial.

30 La couche mince peut être une couche de matériau choisi parmi Si, GaN, SiC, LiNbO_3 , Ge, GaAs, InP, le saphir et les semi-conducteurs.

La présente invention procure, entre 35 autres, les avantages suivants :

- On peut transférer un film monocristallin de bonne qualité cristalline alors que la couche d'arrêt pour l'amincissement du support intermédiaire est une couche amorphe.

5 - On peut utiliser un support intermédiaire recyclable, par exemple en maîtrisant son énergie de scellement, si le substrat intermédiaire (qualité, nature...) est d'un coût important. Ainsi un support intermédiaire de SiC polycristallin peut être utilisé
10 pour le transfert d'un film monocristallin de SiC de fort coût et/ou de grande qualité. A titre d'exemple, la maîtrise de l'énergie de scellement peut être assurée par le contrôle de la rugosité d'une couche additionnelle de SiO_2 déposée sur la couche mince ou
15 sur le support intermédiaire. En variante de la maîtrise de l'énergie de scellement du support intermédiaire, il est possible aussi d'utiliser un film consommable (par exemple un oxyde) à la surface de ce support intermédiaire pour permettre de le recycler
20 (technique du "lift-off").

- On peut choisir aisément l'épaisseur de l'oxyde enterré final ou de la couche intermédiaire (diélectrique, métallique...).

25 - Le principe de l'invention peut être appliqué à des couches en d'autres matériaux monocristallins ou non que le silicium pour (au moins) un des films de la structure empilée. En particulier, on peut appliquer le procédé à un film de saphir, de SiC, de GaN, de LiNbO_3 , de Ge, de GaAs, de InP sur n'importe
30 quel support.

35 - Ce même principe peut être appliqué à d'autres types de substrat cible que le silicium, par exemple le quartz ou n'importe quel substrat, avantageusement un substrat bas coût (verre, plastique, céramique...).

5 - Ce procédé peut être appliqué à tout type de film semi-conducteur, par exemple aux semi-conducteurs III-V, II-VI et IV ou à un film de diamant, de nitrure ou à tout type de film, par exemple des oxydes tels que Al_2O_3 , ZrO_2 , $SrTiO_3$, $LaAlO_3$, MgO , $YBa_xCu_yO_z$, SiO_xNy , RuO_2 ou à d'autres matériaux, en particulier piézoélectriques, supraconducteurs, isolants, métalliques, pyroélectriques, monocrystallins ou non.

10 - On peut appliquer ce procédé à des matériaux ayant des surfaces à caractères polaires.

- On peut appliquer ce procédé de façon répétitive à des matériaux pour obtenir par exemple des structures multicoques complexes.

15 - Le principe de fabrication uniquement d'un film monocrystallin par exemple de silicium sur un support final peut être avantageusement utilisé dans une application où le support final est une structure d'au moins une couche processée ou non. Ce film monocrystallin de silicium transféré devient alors lui-même l'objet d'étapes technologiques en vue de l'élaboration d'un composant. Ce principe, s'il est réitéré, permet un empilement 3D de niveaux technologiques de composants.

20 - Le procédé selon l'invention permet de pallier au cours d'une même mise en œuvre à plusieurs types d'incompatibilités. Pour cela, il peut requérir l'utilisation successive d'un ou de plusieurs supports intermédiaires.

25 - Les substrats initiaux, substrats cibles et supports intermédiaires peuvent être des structures empilées.

Brève description des dessins

5 L'invention sera mieux comprise et d'autres avantages et particularités apparaîtront à la lecture de la description qui va suivre, donnée à titre d'exemple non limitatif, accompagnée des dessins annexés parmi lesquels :

10 - la figure 1 représente, en coupe transversale, un substrat appelé substrat initial auquel s'applique la présente invention,

15 - la figure 2 représente, en coupe transversale, le substrat initial recouvert d'une couche de matériau et subissant une étape d'implantation ionique lors de la mise en œuvre du procédé selon l'invention,

20 - la figure 3 illustre l'étape de mise en contact adhérent du substrat initial, via la couche de matériau, avec un support intermédiaire selon la présente invention,

25 - la figure 4 illustre l'étape d'élimination d'au moins une partie du substrat initial selon la présente invention,

30 - la figure 5 illustre l'étape de mise en contact adhérent avec une face d'un substrat cible, via une éventuelle couche, selon la présente invention,

- la figure 6 représente la structure empilée obtenue par le procédé selon l'invention.

Description détaillée de modes de réalisation de l'invention

Plusieurs exemples de mise en œuvre de l'invention vont être décrits. Ces exemples étant des variations sur un procédé de mise en œuvre de

l'invention, on va d'abord décrire sommairement, selon un exemple, ce procédé grâce aux figures 1 à 6.

La figure 1 montre, en coupe transversale, une plaque 1 en silicium de 725 μm d'épaisseur et de 5 200 mm de diamètre constituant le substrat initial. La face 2 du substrat initial 1 est oxydée sur une épaisseur de 400 nm par traitement thermique pour fournir une couche d'oxyde 3 (voir la figure 2). On pourrait aussi utiliser une multicoche sur le substrat 10 1.

On procède ensuite à une implantation ionique du substrat initial 1 par des espèces gazeuses 4 au travers de sa face 2, donc en traversant également 15 la couche d'oxyde 3 comme le montre la figure 2. Les espèces gazeuses 4 sont par exemple des ions hydrogène implantés à une énergie de 75 keV et selon une dose d'environ $6 \cdot 10^{16}$ atomes/ cm^2 . On induit ainsi une couche fragilisée 5 dans un plan parallèle à la face 2.

La partie du substrat 1 comprise entre la 20 face 2 et la couche fragilisée 5 constitue un film 6. L'ensemble constitué par l'empilement du film 6 et de la couche d'oxyde 3 constitue une couche mince 7. La couche mince 7 présente une face libre 8 appelée première face de contact.

25 La première face de contact 8 est nettoyée pour la rendre apte à une adhésion moléculaire, par exemple par une préparation destinée à la rendre suffisamment hydrophile, et est mise en contact par adhésion moléculaire avec une face 11 d'une autre 30 plaque de silicium 10 appelée support intermédiaire comme le montre la figure 3. Dans une variante d'application, une couche (adhésif, couche fusible...) apte à provoquer une adhésion avec le support 35 intermédiaire peut être réalisée en vue de l'adhésion avec ledit support.

L'ensemble constitué par le substrat initial 1 et le support intermédiaire 10 est soumis à un traitement de séparation, par exemple un traitement thermique, afin de séparer par fracture le film 6 du reste 9 du substrat initial 1 (voir la figure 4). Le film 6 reste solidaire du support intermédiaire 10 et présente une face libre 12.

Avantageusement, le scellement de la couche mince 7 sur le support intermédiaire 10 est renforcé par un traitement thermique à haute température. Suivant la température, l'énergie d'adhésion moléculaire entre ces deux parties peut alors atteindre par exemple une valeur de l'ordre de 1,5 J/m².

La face libre 12 du film 6 est alors lissée grâce à un traitement de surface, par exemple grâce à un polissage mécano-chimique, un recuit par exemple sous atmosphère partielle ou totale d'hydrogène, ou un bombardement par des ions isolés ou en amas ou une attaque chimique permettant d'enlever tout ou partie du film 6, libérant ainsi une face de la couche 3 dans le cas où la couche 3 est assez sélective par rapport au substrat intermédiaire. Elle peut être couverte d'un film 13 qui peut être multicoche et dont la face libre constitue la deuxième face de contact 14 (voir la figure 5). Le film 13 peut être obtenu par dépôt, par traitement thermique, par traitement chimique, etc.

Après nettoyage de la deuxième face de contact 14, celle-ci est mise en contact adhérent avec un substrat cible 15. Le scellement peut être renforcé par un traitement thermique à haute température.

Le support intermédiaire 10 est ensuite retiré par exemple par meulage complété par attaque chimique. La couche d'oxyde 3 peut aussi être retirée pour obtenir la structure empilée représentée à la

figure 6 et constituée du substrat cible 15, du film 13 et du film 6.

Selon une première variante de mise en œuvre, le film 13 peut être une couche d'oxyde de 20 nm d'épaisseur réalisée thermiquement à la surface 12 du film 6. Le substrat cible 15 peut être en silicium et oxydé en surface (par exemple sur 20 nm) ou non. Dans ce cas, le scellement du film 13 sur le substrat cible 15 peut être renforcé par un traitement à 1100°C ou une adhésion de type moléculaire. Comme précédemment, un scellement par un matériau adhésif ou fusible ou autre peut aussi être utilisé. On obtient alors une structure empilée de qualité tout en évitant l'apparition de bulles à l'interface de scellement. Le support intermédiaire 10 est retiré par un meulage poursuivi par une attaque chimique dans une solution d'hydroxyde de tétraméthylammonium (TMAH) ou de potasse, la couche d'oxyde 3 servant alors de couche d'arrêt de gravure chimique du silicium. Cette couche d'oxyde 3 est éliminée au moyen d'une solution à base d'acide fluorhydrique. L'épaisseur finale du film 6 est adaptée par amincissement, par exemple au moyen d'une oxydation sacrificielle. Une épaisseur finale de 50 nm peut être obtenue avec une très bonne homogénéité.

Selon une deuxième variante de mise en œuvre, la couche d'oxyde 3 formée sur le substrat initial 1 fait 400 nm d'épaisseur. L'implantation d'atomes d'hydrogène est effectuée sous les mêmes conditions que précédemment. Après la séparation du film de silicium 6 du reste 9 du substrat initial 1, le film 6 est aminci, par exemple par oxydation sacrificielle à 30 nm, et recouvert d'un oxyde 13 de 50 nm d'épaisseur. La deuxième face de contact 14 est scellée au substrat cible 15. Des traitements impliquant une haute température peuvent alors être

effectués sans risque d'apparition de bulles à l'interface de collage.

Une troisième variante de mise en œuvre permet de procurer une interface de scellement sur le substrat cible de faible énergie. Pour cela, la surface 5 du film 6, révélée par la séparation du film 6 du reste 9 du substrat initial (voir la figure 4), est lissée par exemple par un polissage mécano-chimique. On forme thermiquement un film d'oxyde 13 (voir la figure 10 5) de 1000 nm d'épaisseur. La surface libre du film 13 est alors rendue rugueuse avec une valeur moyenne RMS de 0,6 nm, par exemple par gravure au moyen d'une 15 solution d'acide fluorhydrique à 10% pendant 12 minutes. Après nettoyage, la deuxième face de contact 14 est scellée au substrat cible 15. Ce substrat cible est un substrat de silicium, qui peut avoir été oxydé en surface, par exemple sur 1000 nm. Sa surface peut avoir été rendue rugueuse avec une valeur moyenne RMS de 0,6 nm par le même traitement chimique que celui mis 20 en œuvre pour le film 13. L'énergie de scellement est adaptable en fonction de la rugosité induite et d'un éventuel traitement thermique. A ce stade, il est possible d'avoir une énergie de scellement plus faible que celle nécessaire au bon déroulement du procédé 25 direct, dite énergie de scellement seuil.

Le support intermédiaire 10 en silicium est ensuite retiré, par exemple par un meulage complété par une attaque chimique dans une solution de TMAH ou de potasse, la couche d'oxyde 3 servant de couche d'arrêt 30 à la gravure. Cette couche d'oxyde 3 est éliminée par attaque au moyen d'une solution d'acide fluorhydrique et l'épaisseur finale du film 6 est adaptée par amincissement, par exemple par oxydation sacrificielle.

Cette variante de mise en œuvre permet 35 d'obtenir un film 6 d'épaisseur finale de 200 nm

environ avec une très bonne homogénéité. L'énergie de scellement avec le substrat cible 15 est faible, ce qui permet de récupérer le film, ultérieurement au procédé, par décollement d'avec le substrat cible 15. De façon 5 avantageuse, et avant de récupérer le film, on peut réaliser tout ou partie d'un composant, par exemple pour des applications de microélectronique, d'optoélectronique, photovoltaïques, de capteurs, etc. De façon avantageuse, suivant une autre application, on 10 peut utiliser une telle structure empilée, comportant une énergie de scellement faible, pour y réaliser des dépôts ou reports de film. Une autre application de cette variante concerne les substrats à coût élevé.

Suivant une variante encore, on s'attachera 15 à pouvoir réutiliser les substrats initiaux et intermédiaires. Suivant cette variante, la plaque initiale peut être en silicium monocristallin, de haute qualité et/ou de coût élevé, par exemple une plaque de 300 mm de diamètre. Le support cible peut être en silicium monocristallin, de moindre qualité, ou 20 polycristallin, de faible coût. Les obstacles surmontés grâce à ce procédé seront, par exemple, des défauts d'adhérence ou l'apparition de bulles observables dans le procédé direct. Dans un premier exemple, lors de 25 l'étape d), la face libre de la couche mince pourra être scellée directement sur le substrat cible, par exemple, dans le cas où l'application suppose un collage conducteur. Dans un deuxième exemple, lors de l'étape d), la face libre de la couche mince ou du substrat cible peut être recouverte d'un film d'oxyde, 30 par exemple pour permettre l'adhésion sur le substrat cible de faible coût. Dans ce dernier exemple, l'oxyde permet un lissage de la surface à mettre en adhérence et le substrat cible sera du silicium polycristallin.